

# ΑΝΑΛΥΤΙΚΟ ΒΙΟΓΡΑΦΙΚΟ ΣΗΜΕΙΩΜΑ

ΤΣΟΡΜΠΑΤΖΟΓΛΟΥ ΑΝΔΡΕΑΣ

Ph.D. Νανο-Ηλεκτρονική

M. Sc. Φυσική Υλικών

Μάιος 2021

## ΠΕΡΙΕΧΟΜΕΝΑ

<b>ΠΡΟΣΩΠΙΚΑ ΣΤΟΙΧΕΙΑ .....</b>	<b>2</b>
<b>ΤΙΤΛΟΙ ΣΠΟΥΔΩΝ .....</b>	<b>3</b>
<b>ΕΠΑΓΓΕΛΜΑΤΙΚΗ ΕΜΠΕΙΡΙΑ.....</b>	<b>3</b>
<b>ΕΡΕΥΝΗΤΙΚΑ ΠΡΟΓΡΑΜΜΑΤΑ .....</b>	<b>4</b>
<b>ΕΡΓΑΣΙΑ ΣΕ ΕΤΑΙΡΙΕΣ .....</b>	<b>6</b>
<b>ΔΙΔΑΚΤΙΚΗ ΕΜΠΕΙΡΙΑ .....</b>	<b>6</b>
<b>ΘΕΡΙΝΑ ΣΧΟΛΕΙΑ - ΠΑΡΑΚΟΛΟΥΘΗΣΗ ΣΥΝΕΔΡΙΩΝ .....</b>	<b>6</b>
<b>ΔΙΑΚΡΙΣΕΙΣ .....</b>	<b>7</b>
<b>ΕΠΙΣΤΗΜΟΝΙΚΗ ΑΝΑΓΝΩΡΙΣΗ .....</b>	<b>7</b>
<b>ΕΠΙΣΤΗΜΟΝΙΚΕΣ ΕΡΓΑΣΙΕΣ.....</b>	<b>7</b>
<b>ΔΗΜΟΣΙΕΥΣΕΙΣ .....</b>	<b>8</b>
<b>ΕΡΕΥΝΗΤΙΚΑ ΕΝΔΙΑΦΕΡΟΝΤΑ .....</b>	<b>12</b>

## ΠΡΟΣΩΠΙΚΑ ΣΤΟΙΧΕΙΑ

**Επώνυμο:** Τσορμπατζόγλου  
**Όνομα:** Ανδρέας  
**Όνομα Πατρός:** Αθανάσιος  
**Όνομα Μητρός:** Άννα  
**Ημερομηνία Γεννήσεως:** 10 Οκτωβρίου 1978  
**Τόπος Γεννήσεως:** Θεσσαλονίκη  
**Οικογενειακή Κατάσταση:** Έγγαμος  
**e-mail:** atsormpa@uoi.com

## ΤΙΤΛΟΙ ΣΠΟΥΔΩΝ

**2005-2009:** Διδακτορική Διατριβή συνεπίβλεψη μεταξύ των πανεπιστημίων: Αριστοτέλειο Πανεπιστήμιο Θεσσαλονίκης και Institut National Polytechnique de Grenoble. Θέμα: “Χαρακτηρισμός και ανάπτυξη μοντέλων τρανζίστορ MOSFET πολλαπλών πυλών νανοδιαστάσεων”.

Για πρώτη φορά υλοποιήθηκε διδακτορική διατριβή στο Τμήμα Φυσικής του ΑΠΘ με συνεπίβλεψη και με διαδικασία που εγκρίθηκε από το υπουργείο παιδείας (Φ.Ε.Κ. 67/22-1-2008 τ.β.). Κατά τη διάρκεια του διδακτορικού, ο χρόνος χωρίστηκε εξ ημισείας μεταξύ του γαλλικού και του ελληνικού ιδρύματος, σύμφωνα με τις υπογραφείσες συμβάσεις (βασική και συμπληρωματική). Η κριτική επιτροπή του διδακτορικού αποτελούνταν και από τα δύο ιδρύματα καθώς και από εξωτερικούς κριτές. Σύμφωνα με τη συνήθη πρακτική χορηγήθηκαν δύο πτυχία, ένα ελληνικό και ένα γαλλικό, με τον ίδιο τίτλο, ενώ η διατριβή γράφτηκε και παρουσιάστηκε στα αγγλικά. Η διατριβή πήρε το βαθμό «Άριστα» και από το Αριστοτέλειο Πανεπιστήμιο Θεσσαλονίκης και από το Institut National Polytechnique de Grenoble.

**2002-2004:** Μεταπτυχιακό στη «Φυσική Υλικών», Αριστοτέλειο Πανεπιστήμιο Θεσσαλονίκης.

**1997-2002:** Πτυχίο από το τμήμα Φυσικής του Αριστοτέλειου Πανεπιστημίου Θεσσαλονίκης.

## ΕΠΑΓΓΕΛΜΑΤΙΚΗ ΕΜΠΕΙΡΙΑ

Η επαγγελματική μου εμπειρία διακρίνεται σε τρία τμήματα.

1. Τη συμμετοχή σε ερευνητικά προγράμματα,
2. την εργασία ως μηχανικός ηλεκτρονικών διατάξεων σε εταιρίες και
3. τη διδασκαλία ως εργαστηριακός συνεργάτης σε ΑΤΕΙ.

Σε ερευνητικά προγράμματα συνολικά εργάστηκα περίπου 108 μήνες από τους οποίους 29 μήνες πριν τη λήψη του διδακτορικού (χωρίς να συμπεριλαμβάνω το διάρκειας 3 ετών ΠΕΝΕΔ που ήταν η βασική μου χρηματοδότηση κατά τη διάρκεια του διδακτορικού μου) και 59 μήνες μετά το διδακτορικό. Τα ερευνητικά ενδιαφέροντα που κάλυψα στα προγράμματα

που συμμετείχα διακρίνονται σε 2 κατηγορίες: 1] Στη μελέτη οπτικών διατάξεων νανοδομών όπως οι δίοδοι Schottky με ενσωματωμένες κβαντικές τελείες και τα InGaZnO TFTs για χρήση σε εύκαμπτες οθόνες. 2] Η μελέτη νανοδιατάξεων με δομή MOSFET που περιλαμβάνει multi-gate, FD-SOI και junctionless MOSFETs. Κατά τη διάρκεια του διδακτορικού μου εργαστήκα συνολικά περίπου 18 μήνες στη Γαλλία και αφού ολοκλήρωσα το διδακτορικό, εργαστήκα 20 μήνες στις ΗΠΑ (Lehigh University, Bethlehem, PA) όπου έκανα μετα-διδακτορικό στα πλαίσια του αντίστοιχου προγράμματος. Στο Lehigh University μελέτησα συστηματικά, με μετρήσεις ηλεκτρικού χαρακτηρισμού, ηλεκτρικής και μηχανικής καταπόνησης, InGaZnO TFTs και ανέπτυξα στο clean room μεγάλο αριθμό wafers τόσο InGaZnO όσο και Cu<sub>2</sub>O σε μια προσπάθεια να δημιουργηθούν διαφανή ημιαγωγικά p-τύπου για χρήση σε ολοκληρωμένα κυκλώματα εύκαμπτων οθονών.

Ως μηχανικός ηλεκτρονικών διατάξεων εργαστήκα 18 μήνες με συμβόλαιο ορισμένου χρόνου στην εταιρία CEA-LETI (Grenoble France) μελετώντας κυρίως τα προβλήματα αυτοθέρμανσης των FD-SOI MOSFETs αλλά και πολλά άλλα θέματα υψηλού τεχνολογικού ενδιαφέροντος όπως variability και reliability διάφορων τύπων τρανζίστορ, επικεντρώνοντας στα φαινόμενα υποβάθμισης της ποιότητας του οξειδίου πύλης υπό την εφαρμογή AC ηλεκτρικής καταπόνησης.

Ως εργαστηριακός συνεργάτης δίδαξα για ένα εξάμηνο στο ΑΤΕΙ Σερρών, σε τρία τμήματα, το μάθημα «Εργαστήριο Φυσικής 1».

Σημειώνεται ότι στη σταδιοδρομία μου μέχρι σήμερα, κατά τη διάρκεια του διδακτορικού μου και μετά από αυτό, μου έχω εργαστεί συνολικά 56 μήνες εκτός Ελλάδας.

## **ΕΡΕΥΝΗΤΙΚΑ ΠΡΟΓΡΑΜΜΑΤΑ**

**1. 06/2019 ως 08/2020:** Ερευνητική εργασία στα πλαίσια του προγράμματος απευθείας ανάθεσης από τη FACEBOOK «TCAD χαρακτηρισμός και μοντελοποίηση των RGB LEDs».

Επιστημονικός Υπεύθυνος: κ. Δημητριάδης Χαράλαμπος (ΑΠΘ)

**2. 03/2015 ως 10/2015:** Ερευνητική εργασία στα πλαίσια του προγράμματος «NanoWireMemory – Τρισδιάστατες Διατάξεις Μνήμης νανοημάτων Si».

Επιστημονικός Υπεύθυνος: κ. Pascal Normand (Ερευνητικό

κέντρο ΔΗΜΟΚΡΙΤΟΣ)

- 3. 08/2014 ως 02/2015:** Ερευνητική εργασία στα πλαίσια του προγράμματος «ΣΥΝΕΡΓΑΣΙΑ II NANOTRIM - Continues Transistor Sizing Toolset for Nanoscale IC Optimization».  
Επιστημονικός Υπεύθυνος: κ. Νικολαΐδης Σπυρίδων (ΑΠΘ)
- 4. 02/2012 ως 08/2014:** Ερευνητική εργασία στα πλαίσια του προγράμματος «Τρανζίστορ λεπτών υμενίων ημιαγωγικών οξειδίων για εύκαμπτα CMOS ηλεκτρονικά μεγάλης κλίμακας».  
Επιστημονικός Υπεύθυνος: κ. Δημητριάδης Χαράλαμπος (ΑΠΘ)
- 5. 01/2011 ως 02/2012:** Ερευνητική εργασία στα πλαίσια του προγράμματος «Νανο-τρανζίστορ MOSFET πολλαπλών πυλών: Συμπαγή μοντέλα ρεύματος και θορύβου-Ανάπτυξη εργαλείων αυτοματοποιημένου σχεδιασμού νανο-ηλεκτρονικών».  
Επιστημονικός Υπεύθυνος: κ. Δημητριάδης Χαράλαμπος (ΑΠΘ)
- 6. 01/2007 ως 12/2007:** Ερευνητική εργασία στα πλαίσια του προγράμματος: «Βελτιστοποίηση της απόδοσης και αξιοπιστία φωτοανιχνευτών μακρού υπερόθρου και κβαντικών σημείων InGaAs στο GaAs».  
Επιστημονικός Υπεύθυνος: κ. Δημητριάδης Χαράλαμπος (ΑΠΘ)
- 7. 07/2005 ως 07/2008:** Εκπόνηση διδακτορικής διατριβής στα πλαίσια του προγράμματος της Πράξης ΠΕΝΕΔ 2003 με τίτλο: «Μελέτη βαλλιστικών νανοτρανζίστορ MOSFET και τρανζίστορ λεπτών υμενίων μικροκυσταλλικού πυριτίου βιομηχανικής παραγωγής».  
Επιστημονικός Υπεύθυνος: κ. Δημητριάδης Χαράλαμπος (ΑΠΘ)
- 8. 02/2005 ως 08/2005:** Ερευνητική εργασία στα πλαίσια του προγράμματος: «Ανάπτυξη και χαρακτηρισμός νανοκρυστάλλων ημιαγωγικού πυριτιδίου β-FeSi<sub>2</sub> σε πυρίτιο».  
Επιστημονικός Υπεύθυνος: κ. Δημητριάδης Χαράλαμπος (ΑΠΘ)
- 9. 01/2003 ως 10/2003:** Ερευνητική εργασία και γραμματειακή υποστήριξη στα πλαίσια του προγράμματος “ePhys: Towards an effective use of ICT for Open Learning in Teaching of Physics”.  
Επιστημονικός Υπεύθυνος: κ. Χατζηκρανιώτης Ευριπίδης (ΑΠΘ)

## ΕΡΓΑΣΙΑ ΣΕ ΕΤΑΙΡΙΕΣ

05/2016 ως 11/2017: Εργασία ως μηχανικός ηλεκτρονικών διατάξεων στο CEA-LETI (Grenoble France) με συμβόλαιο ορισμένου χρόνου 18 μηνών (CDD).

## ΔΙΔΑΚΤΙΚΗ ΕΜΠΕΙΡΙΑ

10/2010 ως 02/2011: Εργαστηριακός συνεργάτης για ένα εξάμηνο στα τμήματα Μηχανολογίας, Πολιτικών Δομικών Έργων και Πληροφορικής και Τηλεπικοινωνιών, διδάσκων σε κάθε τμήμα του μαθήματος «Εργαστήριο Φυσικής 1».

## ΘΕΡΙΝΑ ΣΧΟΛΕΙΑ - ΠΑΡΑΚΟΛΟΥΘΗΣΗ ΣΥΝΕΔΡΙΩΝ

**2006:** **Θερινό σχολείο** MIGAS «Emerging silicon devices for the end of the roadmap», *AUTRANS-GRENOBLE, France (Διάρκεια: 80 ώρες).*

**2007:** **Θερινό σχολείο** MIGAS «Multi-Physics and Multiscale Simulation for Nano-Electronics», *AUTRANS-GRENOBLE, France (Διάρκεια: 80 ώρες).*

---

**2003:** XX Πανελλήνιο Συνέδριο Φυσικής της Στερεάς Κατάστασης. Παρουσίαση Αφίσας.

**2006:** EUROSIOI 2006, “Second Workshop of the Thematic Network on Silicon on Insulator technology, devices and circuits” *GRENOBLE, France. Παρακολούθηση.*

**2007:** Ultimate Integration on Silicon 2007, Παρουσίαση Αφίσας.

**2008:** Micro&Nano2007, “Micro- Nanoelectronics, Nanotechnology and MEMs”. Προφορική παρουσίαση.

**2010:** Micro&Nano2010, “Micro- Nanoelectronics, Nanotechnology and MEMs”. Προφορική παρουσίαση.

**2012:** MELECON 2012, 16th IEEE Mediterranean Electrochemical Conference.  
Προφορική παρουσίαση.

**2012:** MIEL 2012 28th International Conference on Microelectronics.

Προφορική παρουσίαση και παρουσίαση Poster.

**2014:** International Conference on Microelectronics, ICM, 2014. Προφορική παρουσίαση και παρουσίαση Poster.

### ΔΙΑΚΡΙΣΕΙΣ

**2008:** Υπότροφος Αριστείας της Επιτροπής Ερευνών του Αριστοτελείου Πανεπιστημίου Θεσσαλονίκης ως ο καλύτερος νέος διδάκτορας του τμήματος φυσικής ΑΠΘ για το έτος 2008.

### ΕΠΙΣΤΗΜΟΝΙΚΗ ΑΝΑΓΝΩΡΙΣΗ

Κριτής σε πάνω από 50 εργασίες σε πολλά διεθνή επιστημονικά περιοδικά, μεταξύ των οποίων:

- 1) IEEE Transactions on electron devices
- 2) IEEE Electron device letters
- 3) Solid-State Electronics
- 4) Physica E: Low-Dimensional Systems and Nanostructures
- 5) Microelectronics Reliability
- 6) Advanced Science Letters
- 7) Microelectronic Engineering
- 8) Applied Physics Letters

κ.α.

### ΕΠΙΣΤΗΜΟΝΙΚΕΣ ΕΡΓΑΣΙΕΣ

1. Διδακτορική διατριβή: «Χαρακτηρισμός και ανάπτυξη μοντέλων τρανζίστορ MOSFET πολλαπλών πυλών νανοδιαστάσεων».
2. Διπλωματική μεταπτυχιακού: «Μελέτη μιγμάτων καλού κακού αγωγού, με μετρήσεις φασματοσκοπίας εμπέδησης».



3. Πτυχιακή βασικού πτυχίου: «Χρυσή τομή, αριθμοί Fibonacci και Quasicrystals.

**ΔΗΜΟΣΙΕΥΣΕΙΣ**

Σύμφωνα με τον έγκυρο ιστότοπο Scopus (05/05/2020) οι δημοσιεύσεις αναλύονται ως εξής:

- **Σύνολο δημοσιεύσεων: 45**
- **Σύνολο αναφορών: 637**
- **Σύνολο ετεροαναφορών: 496**
- **h index (ετεροαναφορών): 13**

**ΔΗΜΟΣΙΕΥΣΕΙΣ ΣΕ ΔΙΕΘΝΗ ΕΠΙΣΤΗΜΟΝΙΚΑ ΠΕΡΙΟΔΙΚΑ ΚΑΙ  
ΣΥΝΕΔΡΙΑ ΜΕ ΚΡΙΤΕΣ**

- [1] **A. Tsormpatzoglou**, N. A. Hastas, D. H. Tassis, C. A. Dimitriadis, G. Kamarinos, P. Frigeri, et al., "Low-frequency noise spectroscopy in Au/n-GaAs Schottky diodes with InAs quantum dots," *Applied Physics Letters*, vol. 87, pp. 1-3, // 2005.
- [2] N. Arpatzanis, **A. Tsormpatzoglou**, C. A. Dimitriadis, K. Zekentes, N. Camara, and M. Godlewski, "Electrical and low frequency noise properties of H-SiC p +n-n + junction diodes," *Physica Status Solidi (A) Applications and Materials Science*, vol. 203, pp. 2551-2557, // 2006.
- [3] **A. Tsormpatzoglou**, D. H. Tassis, C. A. Dimitriadis, L. Dózsa, N. G. Galkin, D. L. Goroshko, et al., "Deep levels in silicon Schottky junctions with embedded arrays of B-FeSi<sub>2</sub> nanocrystallites," *Journal of Applied Physics*, vol. 100, // 2006.
- [4] **A. Tsormpatzoglou**, D. H. Tassis, C. A. Dimitriadis, P. Frigeri, S. Franchi, E. Gombia, et al., "Stress-induced local trap levels in Au/n-GaAs Schottky diodes with embedded InAs quantum dots," *IEEE Electron Device Letters*, vol. 27, pp. 320-322, // 2006.
- [5] **A. Tsormpatzoglou**, D. H. Tassis, C. A. Dimitriadis, G. Kamarinos, P. Frigeri, S. Franchi, et al., "Noise spectroscopy of localized states in Au/n-GaAs Schottky diodes containing InAs quantum dots," *Solid-State Electronics*, vol. 50, pp. 340-344, // 2006.
- [6] N. Arpatzanis, **A. Tsormpatzoglou**, C. A. Dimitriadis, J. D. Song, W. J. Choi, J. I. Lee, et al., "Effect of rapid thermal annealing on the noise properties of InAs/GaAs quantum dot structures," *Journal of Applied Physics*, vol. 102, // 2007.
- [7] **A. Tsormpatzoglou**, C. A. Dimitriadis, R. Clerc, Q. Rafhay, G. Pananakakis, and G. Ghibaudo, "Semi-analytical modeling of short-channel effects in Si and Ge symmetrical double-gate MOSFETs," *IEEE Transactions on Electron Devices*, vol. 54, pp. 1943-

1952, // 2007.

- [8] **A. Tsormpatzoglou**, C. A. Dimitriadis, R. Clerc, G. Pananakakis, and G. Ghibaudo, "Semi-analytical modelling of short channel effects in Si double gate, tri-gate and gate all-around MOSFETs," *Physica Status Solidi (C) Current Topics in Solid State Physics*, vol. 5, pp. 3605-3608, // 2008.
- [9] **A. Tsormpatzoglou**, C. A. Dimitriadis, R. Clerc, G. Pananakakis, and G. Ghibaudo, "Semianalytical modeling of short-channel effects in lightly doped silicon trigate MOSFETs," *IEEE Transactions on Electron Devices*, vol. 55, pp. 2623-2631, // 2008.
- [10] **A. Tsormpatzoglou**, C. A. Dimitriadis, R. Clerc, G. Pananakakis, and G. Ghibaudo, "Threshold voltage model for short-channel undoped symmetrical double-gate MOSFETs," *IEEE Transactions on Electron Devices*, vol. 55, pp. 2512-2516, // 2008.
- [11] **A. Tsormpatzoglou**, C. A. Dimitriadis, M. Mouis, G. Ghibaudo, and N. Collaert, "Experimental characterization of the subthreshold leakage current in triple-gate FinFETs," *Solid-State Electronics*, vol. 53, pp. 359-363, // 2009.
- [12] **A. Tsormpatzoglou**, D. H. Tassis, C. A. Dimitriadis, G. Ghibaudo, G. Pananakakis, and R. Clerc, "A compact drain current model of short-channel cylindrical gate-all-around MOSFETs," *Semiconductor Science and Technology*, vol. 24, // 2009.
- [13] **A. Tsormpatzoglou**, D. H. Tassis, C. A. Dimitriadis, M. Mouis, G. Ghibaudo, and N. Collaert, "Electrical characterization and design optimization of FinFETs with a TiN/HfO<sub>2</sub> gate stack," *Semiconductor Science and Technology*, vol. 24, // 2009.
- [14] E. G. Ioannidis, C. G. Theodorou, **A. Tsormpatzoglou**, D. H. Tassis, K. Papathanasiou, C. A. Dimitriadis, et al., "Analytical low-frequency noise model in the linear region of lightly doped nanoscale double-gate metal-oxide-semiconductor field-effect transistors," *Journal of Applied Physics*, vol. 108, // 2010.
- [15] E. G. Ioannidis, **A. Tsormpatzoglou**, D. H. Tassis, C. A. Dimitriadis, F. Templier, and G. Kamarinos, "Characterization of traps in the gate dielectric of amorphous and nanocrystalline silicon thin-film transistors by 1/f noise," *Journal of Applied Physics*, vol. 108, // 2010.
- [16] D. H. Tassis, **A. Tsormpatzoglou**, C. A. Dimitriadis, G. Ghibaudo, G. Pananakakis, and N. Collaert, "Source/drain optimization of underlapped lightly doped nanoscale double-gate MOSFETs," *Microelectronic Engineering*, vol. 87, pp. 2353-2357, // 2010.
- [17] **A. Tsormpatzoglou**, D. H. Tassis, C. A. Dimitriadis, G. Ghibaudo, G. Pananakakis, and N. Collaert, "Analytical modelling for the current-voltage characteristics of undoped or lightly-doped symmetric double-gate MOSFETs," *Microelectronic Engineering*, vol. 87, pp. 1764-1768, // 2010.
- [18] N. Fasarakis, **A. Tsormpatzoglou**, D. H. Tassis, C. A. Dimitriadis, K. Papathanasiou, J. Jomaah, et al., "Analytical unified threshold voltage model of short-channel FinFETs and implementation," *Solid-State Electronics*, vol. 64, pp. 34-41, // 2011.
- [19] E. G. Ioannidis, **A. Tsormpatzoglou**, D. H. Tassis, C. A. Dimitriadis, G. Ghibaudo, and

- J. Jomaah, "Effect of localized interface charge on the threshold voltage of short-channel undoped symmetrical double-gate MOSFETs," *IEEE Transactions on Electron Devices*, vol. 58, pp. 433-440, // 2011.
- [20] C. G. Theodorou, **A. Tsormpatzoglou**, C. A. Dimitriadis, S. A. Khan, M. K. Hatalis, J. Jomaah, et al., "Origin of low-frequency noise in the low drain current range of bottom-gate amorphous IGZO thin-film transistors," *IEEE Electron Device Letters*, vol. 32, pp. 898-900, // 2011.
- [21] **A. Tsormpatzoglou**, D. H. Tassis, C. A. Dimitriadis, G. Ghibaudo, N. Collaert, and G. Pananakakis, "Analytical threshold voltage model for lightly doped short-channel tri-gate MOSFETs," *Solid-State Electronics*, vol. 57, pp. 31-34, // 2011.
- [22] N. Fasarakis, **A. Tsormpatzoglou**, D. H. Tassis, K. Papathanasiou, C. A. Dimitriadis, and G. Ghibaudo, "Compact modeling for the transcapacitances of undoped or lightly doped nanoscale cylindrical surrounding gate MOSFETs," 2012, pp. 953-956.
- [23] N. Fasarakis, **A. Tsormpatzoglou**, D. H. Tassis, I. Pappas, K. Papathanasiou, M. Bucher, et al., "Compact capacitance model of undoped or lightly doped ultra-scaled triple-gate FinFETs," *IEEE Transactions on Electron Devices*, vol. 59, pp. 3306-3312, // 2012.
- [24] N. Fasarakis, **A. Tsormpatzoglou**, D. H. Tassis, I. Pappas, K. Papathanasiou, M. Bucher, et al., "Compact model of drain current in short-channel triple-gate FinFETs," *IEEE Transactions on Electron Devices*, vol. 59, pp. 1891-1898, // 2012.
- [25] N. Fasarakis, **A. Tsormpatzoglou**, D. H. Tassis, I. Pappas, K. Papathanasiou, and C. A. Dimitriadis, "Analytical compact modeling of nanoscale triple-gate FinFETs," 2012, pp. 72-75.
- [26] N. Hastas, **A. Tsormpatzoglou**, I. Pappas, D. N. Kouvatsos, D. C. Moschou, A. T. Voutsas, et al., "Trap properties of asymmetrical double-gate polysilicon thin-film transistors with low frequency noise in terms of the grain boundaries direction," 2012, pp. 339-342.
- [27] K. Papathanasiou, C. G. Theodorou, **A. Tsormpatzoglou**, D. H. Tassis, C. A. Dimitriadis, M. Bucher, et al., "Symmetrical unified compact model of short-channel double-gate MOSFETs," *Solid-State Electronics*, vol. 69, pp. 55-61, // 2012.
- [28] **A. Tsormpatzoglou**, N. Fasarakis, D. H. Tassis, I. Pappas, K. Papathanasiou, and C. A. Dimitriadis, "Analytical unified drain current model of long-channel tri-gate FinFETs," 2012, pp. 115-118.
- [29] **A. Tsormpatzoglou**, N. A. Hastas, S. Khan, M. Hatalis, and C. A. Dimitriadis, "Comparative study of active-over-metal and metal-over-active amorphous IGZO thin-film transistors with low-frequency noise measurements," *IEEE Electron Device Letters*, vol. 33, pp. 555-557, // 2012.
- [30] **A. Tsormpatzoglou**, K. Papathanasiou, N. Fasarakis, D. H. Tassis, G. Ghibaudo, and C. A. Dimitriadis, "A Lambert-function charge-based methodology for extracting electrical parameters of nanoscale FinFETs," *IEEE Transactions on Electron Devices*,

vol. 59, pp. 3299-3305, // 2012.

- [31] **A. Tsormpatzoglou**, I. Pappas, D. H. Tassis, C. A. Dimitriadis, and G. Ghibaudo, "Analytical threshold voltage model for short-channel asymmetrical dual-gate material double-gate MOSFETs," *Microelectronic Engineering*, vol. 90, pp. 9-11, // 2012.
- [32] N. Fasarakis, T. A. Karatsori, **A. Tsormpatzoglou**, D. H. Tassis, K. Papathanasiou, M. Bucher, et al., "Compact Modeling of Nanoscale Trapezoidal FinFETs," *IEEE Transactions on Electron Devices*, vol. 61, pp. 324-332, // 2014.
- [33] D. C. Moschou, C. G. Theodorou, N. A. Hastas, **A. Tsormpatzoglou**, D. N. Kouvatsos, A. T. Voutsas, et al., "Short channel effects on LTPS TFT degradation," *IEEE/OSA Journal of Display Technology*, vol. 9, pp. 747-754, // 2013.
- [34] **A. Tsormpatzoglou**, N. A. Hastas, N. Choi, F. Mahmoudabadi, M. K. Hatalis, and C. A. Dimitriadis, "Analytical surface-potential-based drain current model for amorphous InGaZnO thin film transistors," *Journal of Applied Physics*, vol. 114, // 2013.
- [35] **A. Tsormpatzoglou**, N. A. Hastas, F. Mahmoudabadi, N. Choi, M. K. Hatalis, and C. A. Dimitriadis, "Characterization of high-current stress-induced instability in amorphous InGaZnO thin-film transistors by low-frequency noise measurements," *IEEE Electron Device Letters*, vol. 34, pp. 1403-1405, // 2013.
- [36] Fasarakis, N, D H Tassis, **A Tsormpatzoglou**, K Papathanasiou, C A Dimitriadis, and G Ghibaudo. 2013. "Compact Modeling of Nano-Scale Trapezoidal Cross-Sectional FinFETs." In 2013 IEEE International Semiconductor Conference Dresden - Grenoble: Technology, Design, Packaging, Simulation and Test, ISCDG 2013.
- [37] **A. Tsormpatzoglou**, N. A. Hastas, M. K. Hatalis, and C. A. Dimitriadis, "Parameter extraction methodology for amorphous IGZO thin film transistors," in *Proceedings of the International Conference on Microelectronics, ICM, 2014*, pp. 235-238.
- [38] **A. Tsormpatzoglou**, N. A. Hastas, M. K. Hatalis, and C. A. Dimitriadis, "Analytical unified drain current model of amorphous IGZO thin film transistors considering a Gaussian distribution of tail states," in *Proceedings of the International Conference on Microelectronics, ICM, 2014*, pp. 269-272.
- [39] D. Tassis, I. Messaris, N. Fasarakis, **A. Tsormpatzoglou**, S. Nikolaidis, and C. Dimitriadis, "Variability of nanoscale triple gate FinFETs: Prediction and analysis method," in *2014 21st IEEE International Conference on Electronics, Circuits and Systems, ICECS 2014, 2014*, pp. 710-713.
- [40] **A. Tsormpatzoglou**, D. H. Tassis, P. Dimitrakis, V. Ioannou-Sougleridis, P. Normand and C. A. Dimitriadis, " Compact Drain Current Model for Nanoscale Junctionless Triple-Gate FinFETs," *12th International Conference on Nanosciences & Nanotechnologies (NN15)*
- [41] T. A. Karatsori, **A. Tsormpatzoglou**, C. G. Theodorou, E. G. Ioannidis, S. Haendler, N. Planes, *et al.*, "Analytical Compact Model for Lightly Doped Nanoscale Ultrathin-Body and Box SOI MOSFETs With Back-Gate Control," *IEEE Transactions on Electron*

*Devices*, 2015.

- [42] Messaris, I., Fasarakis, N., Karatsori, T.A., **Tsormpatzoglou, A.**, Ghibaudo, G., Dimitriadis, C.A. “Hot carrier degradation modeling of short-channel n-FinFETs” (2015) Device Research Conference - Conference Digest, DRC, 2015-August, art. no. 7175617, pp. 183-184.
- [43] Galani, C., **Tsormpatzoglou, A.**, Chaourani, P., Messaris, I., Nikolaidis, S. “A study for replacing CMOS gates by equivalent inverters” (2015) Proceedings - IEEE International Symposium on Circuits and Systems, 2015-July, art. no. 7169014, pp. 1838-1841.
- [44] Oproglidis, T.A., **Tsormpatzoglou, A.**, Tassis, D.H., Karatsori, T.A., Barraud, S., Ghibaudo, G., Dimitriadis, C.A. “Analytical Drain Current Compact Model in the Depletion Operation Region of Short-Channel Triple-Gate Junctionless Transistors” IEEE Transactions on Electron Devices, 64 (1), art. no. 7775074, pp. 66-72 // 2017
- [45] Oproglidis, T A, **A Tsormpatzoglou**, C G Theodorou, T A Karatsori, G Ghibaudo, and C A Dimitriadis. 2019. “Upgrade of Drain Current Compact Model for Nanoscale Triple-Gate Junctionless Transistors to Continuous and Symmetric.” IEEE Transactions on Electron Devices 66 (10): 4486–89.
- [46] Oproglidis, T A, T A Karatsori, C G Theodorou, **A Tsormpatzoglou**, S Barraud, G Ghibaudo, and C A Dimitriadis. 2020. “Impact of Hot Carrier Aging on the Performance of Triple-Gate Junctionless MOSFETs.” IEEE Transactions on Electron Devices 67 (2): 424–29.
- [47] Oproglidis, T A, D H Tassis, **A Tsormpatzoglou**, G Ghibaudo, and C A Dimitriadis. 2020. “Drain Current Local Variability Analysis in Nanoscale Junctionless FinFETs Utilizing a Compact Model.” Solid-State Electronics 170: 107835.

## ΕΡΕΥΝΗΤΙΚΑ ΕΝΔΙΑΦΕΡΟΝΤΑ

Τα ερευνητικά μου ενδιαφέροντα διακρίνονται σε δύο βασικές κατηγορίες:

1. τις διατάξεις νανοδομών για χρήση σε συστήματα οπτικών εφαρμογών και
2. τις διατάξεις MOSFET νανοδιαστάσεων εναλλακτικής δομής προς αντικατάσταση του κλασικού MOSFET.

Στην πρώτη υπάγονται οι παρακάτω ερευνητικές κατηγορίες:

- 1.1 Ηλεκτρικές μετρήσεις και μετρήσεις θορύβου χαμηλών συχνοτήτων ηλεκτρονικών διατάξεων νανοδομών για οπτικές εφαρμογές.
- 1.2 Ανάπτυξη αναλυτικών και συμπαγών μοντέλων ρεύματος, ηλεκτρικές μετρήσεις και μετρήσεις θορύβου χαμηλών συχνοτήτων εύκαμπτων ηλεκτρονικών και τρανζίστορ λεπτών υμενίων TFTs για χρήση σε εύκαμπτες οθόνες.

1.3 Μοντελοποίηση και ηλεκτρικός χαρακτηρισμός διατάξεων micro-LEDs με ενσωματωμένα quantum wells.

Στη δεύτερη κατηγορία υπάγονται οι εξής υποκατηγορίες:

2.1 Ηλεκτρικές μετρήσεις, μετρήσεις αξιοπιστίας και μετρήσεις θορύβου χαμηλών συχνοτήτων νανο-διατάξεων MOSFET πολλαπλής πύλης.

2.2 Ανάπτυξη αναλυτικών και συμπαγών μοντέλων ρεύματος νανο-τρανζίστορ MOSFET.

2.3 Αριθμητικές προσομοιώσεις ηλεκτρονικών διατάξεων.

2.4 Μελέτη των μηχανισμών αυτοθέρμανσης (self-heating) των νανο-τρανζίστορ MOSFET.

Στη συνέχεια παρουσιάζονται αναλυτικά τα ερευνητικά μου ενδιαφέροντα ανά κατηγορία διευκρινίζοντας ακριβώς ποιες ερευνητικές δημοσιεύσεις και ποιο τμήμα της επαγγελματικής μου εμπειρίας (ερευνητικά προγράμματα-εργασία σε εταιρίες) σχετίζεται με την κάθε κατηγορία.

1.1 Ηλεκτρικές μετρήσεις και μετρήσεις θορύβου χαμηλών συχνοτήτων ηλεκτρονικών διατάξεων νανοδομών για οπτικές εφαρμογές.

Στην κατηγορία αυτή περιλαμβάνονται εργασίες που αναφέρονται στον ηλεκτρικό χαρακτηρισμό κβαντικών τελειών εμφυτευμένων σε ημιαγωγό (InAs στο GaAs και  $\beta$ -FeSi<sub>2</sub> στο Si). Οι κβαντικές τελείες ημιαγωγικών υλικών, χάρη στις εξαιρετικές ηλεκτρονικές και οπτικές ιδιότητές τους, είναι πολύ υποσχόμενα υλικά για χρήση σε ηλεκτρονικές και οπτοηλεκτρονικές διατάξεις. Οι κβαντικές τελείες InAs στο GaAs και  $\beta$ -FeSi<sub>2</sub> στο Si αναπτύχθηκαν με την τεχνική μοριακής επίταξης δέσμης (MBE). Μέρος από τα δείγματα κατασκευάστηκαν στο ινστιτούτο IMEM (Ιταλία) και τα υπόλοιπα σε εργαστήριο του ινστιτούτου επιστημών και τεχνολογίας της Κορέας (KIST). Για τον προσδιορισμό των παγίδων φορέων που οφείλονται στην ανάπτυξη των κβαντικών τελειών του InAs και του  $\beta$ -FeSi<sub>2</sub> μέσα στο ενεργειακό χάσμα του GaAs και του Si αντίστοιχα, κατασκευάστηκαν δίοδοι Schottky Au/n-GaAs και Au/n-Si ως διατάξεις ελέγχου. Ο ηλεκτρικός χαρακτηρισμός έγινε με μετρήσεις ρεύματος-τάσης (I-V), χωρητικότητας-τάσης (C-V) και θορύβου χαμηλών συχνοτήτων σε διαφορετικές θερμοκρασίες. Επιπλέον, μελετήθηκε το καρβίδιο του πυριτίου (SiC) που παρουσιάζει μεγάλο ενδιαφέρον για εφαρμογές σε ηλεκτρονικά ισχύος, λόγω των ιδιαίτερων φυσικών και ηλεκτρικών του ιδιοτήτων. Πραγματοποιήθηκαν μετρήσεις I-V, C-V και ηλεκτρικού θορύβου χαμηλών συχνοτήτων σε επαφές 4H-SiC p<sup>+</sup>-n-n<sup>+</sup> σε θερμοκρασία

δωματίου και προσδιορίστηκαν τα χαρακτηριστικά των παγίδων στις διεπιφάνειες και στο υλικό. Σε αυτό το θεματικό πεδίο αναφέρεται οι εργασίες [1-6] και τα ερευνητικά προγράμματα 6 και 8.

### 1.2 Ανάπτυξη αναλυτικών και συμπαγών μοντέλων ρεύματος, ηλεκτρικές μετρήσεις και μετρήσεις θορύβου χαμηλών συχνοτήτων εύκαμπτων ηλεκτρονικών και τρανζίστορ λεπτών υμενίων TFTs για χρήση σε εύκαμπτες οθόνες.

Η επανάσταση που συντελέστηκε τα τελευταία δέκα χρόνια με τις οθόνες αφής έχει ως φυσική συνέχεια την κατασκευή εύκαμπτων οθονών. Για την κατασκευή των εύκαμπτων οθονών απαιτούνται τρανζίστορ που θα μπορούν να κατασκευαστούν πάνω σε εύκαμπτα υμένα, όπως μεταλλικές επιφάνειες, διάφορα πολυμερή ακόμα και χαρτί. Το InGaZnO είναι το υλικό που φαίνεται να κερδίζει την μάχη ως το καταλληλότερο υποψήφιο υλικό για εύκαμπτες επιφάνειες. Τρανζίστορ InGaZnO κατασκευάστηκαν στο εργαστήριο "Display Research Lab", στην Βηθλεέμ των ΗΠΑ. Πραγματοποιήθηκαν μετρήσεις I-V, C-V και ηλεκτρικού θορύβου χαμηλών συχνοτήτων σε τρανζίστορ InGaZnO διαφόρων γεωμετριών σε θερμοκρασία δωματίου και προσδιορίστηκαν τα χαρακτηριστικά των παγίδων στις διεπιφάνειες και στο υλικό. Επίσης πραγματοποιήθηκαν μετρήσεις DC και AC ηλεκτρικής καταπόνησης. Για την ολοκληρωμένη μελέτων των InGaZnO TFTs αναπτύχθηκαν αναλυτικά μοντέλα για τα ρεύματα του διαύλου των τρανζίστορ. Η επαλήθευση των μοντέλων πραγματοποιήθηκε χρησιμοποιώντας τις πειραματικές διατάξεις που αναπτύχθηκαν στο Lehigh University (Bethlehem, PA, USA) και TCAD προσομοιώσεις. Σε αυτό το θεματικό πεδίο αναφέρονται οι εργασίες [20], [26], [29], [34], [37] και [38] και το ερευνητικό πρόγραμμα 4.

### 1.3 Μοντελοποίηση και ηλεκτρικός χαρακτηρισμός διατάξεων micro-LEDs με ενσωματωμένα quantum wells.

Μέσα στα πλαίσια της επανάστασης που πραγματοποιείται στο πεδίο της εικονικής πραγματικότητας, η βελτιστοποίηση λειτουργίας των LEDs είναι εξαιρετικά κρίσιμη. Η πλέον υποσχόμενη νέα τεχνολογία είναι αυτή των μLEDs με ενσωματωμένα κβαντικά πηγάδια δυναμικού. Καθώς οι διαστάσεις των LEDs συρρικνώνονται γεννιούνται νέες προκλήσεις όσον αφορά τη μαζική τους παραγωγή, τον ηλεκτρικό χαρακτηρισμό των νέων διατάξεων και την ανάπτυξη μοντέλων που περιγράφουν την ηλεκτρική τους συμπεριφορά και κατ'

επέκταση της συνολικής τους απόδοσης. Σε συνεργασία με την πρωτοπόρο σε παγκόσμιο επίπεδο Oculus που έχει εξαγοραστεί από τη FACEBOOK, με έργο απευθείας ανάθεσης, μελετήθηκαν διάφορες τεχνολογίες μLEDs και αναπτύχθηκαν για πρώτη φορά συμπαγή και αναλυτικά μοντέλα ρεύματος για τα τρία χρώματα των διόδων, κόκκινο, πράσινο και μπλε. Παράλληλα πραγματοποιήθηκαν προσομοιώσεις των διατάξεων σε TCAD εργαλεία προσομοίωσης. Καθώς η έρευνα αυτών των διατάξεων είναι εμπιστευτική και αφορά διατάξεις την τεχνολογία των οποίων έχει αποκλειστικά η χορηγός εταιρία, δεν είναι δυνατόν προς το παρόν να πραγματοποιηθούν δημοσιεύσεις. Σε αυτό το θεματικό πεδίο αναφέρεται το ερευνητικό πρόγραμμα 1.

### 2.1 Ηλεκτρικές μετρήσεις, μετρήσεις αξιοπιστίας και μετρήσεις θορύβου χαμηλών συχνοτήτων νανο-διατάξεων MOSFET πολλαπλής πύλης.

Καθώς η τεχνολογία απαιτεί συνεχώς τη σμίκρυνση των διαστάσεων των τρανζίστορ, τα MOSFET πολλαπλής πύλης υπόσχονται καλή λειτουργία ακόμα και σε διαστάσεις μερικών nm. Τα δείγματα μετρήθηκαν στο εργαστήριο IMEP-LAHC στη Grenoble της Γαλλίας του ερευνητικού κέντρου MINATEC, κατασκευάστηκαν από το ερευνητικό κέντρο IMEC (Βέλγιο) και είναι MOSFET τριπλής πύλης (FinFETs) διαστάσεων (μήκος πύλης) μέχρι 40 nm. Η χρησιμοποίηση πολλαπλών πυλών έχει σαν αποτέλεσμα την αποφυγή φαινομένων κοντού καναλιού (short channel effects) που μειώνουν τον έλεγχο της πύλης μέσα στο κανάλι και καταστρέφουν τα κύρια χαρακτηριστικά λειτουργίας και απόδοσης των τρανζίστορ. Οι μετρήσεις πραγματοποιήθηκαν στο SussMicroTecLT probe station και λήφθηκαν με το HP 4155 semiconductor parameter analyser. Πέρα από το χαρακτηρισμό των δειγμάτων με μετρήσεις εισόδου και εξόδου, πραγματοποιήθηκαν μετρήσεις χωρητικότητας (CV-SPLIT), ενώ αποκτήθηκε εμπειρία μετρήσεων σε εξελιγμένα συστήματα ελέγχου της θερμοκρασίας υπό υψηλό κενό, εμπέδησης και θορύβου. Για το χαρακτηρισμό των μετρήσεων χρησιμοποιήθηκαν τρισδιάστατα προγράμματα προσομοίωσης της Silvaco (Devedit3D και Atlas3D). Σε αυτό το θεματικό πεδίο αναφέρονται οι εργασίες [11], [13], [15] και [16] και τα ερευνητικά προγράμματα 2, 3 και 7.

### 2.2 Ανάπτυξη αναλυτικών και συμπαγών μοντέλων ρεύματος νανο-τρανζίστορ MOSFET.

Το παρόν ερευνητικό πεδίο περιλαμβάνει εργασίες που αναφέρονται στην ανάπτυξη



αναλυτικών και συμπαγών μοντέλων ρεύματος που περιγράφουν με ακρίβεια τα βασικά χαρακτηριστικά των τρανζίστορ μικρών διαστάσεων. Τα κλασικά μοντέλα που χρησιμοποιούνταν μέχρι σήμερα δεν είναι δυνατόν να προβλέψουν τη συμπεριφορά των διατάξεων όταν το μήκος του καναλιού μειώνεται στα μερικά νανόμετρα, καθώς υπεισέρχονται φαινόμενα που οφείλονται μόνο στη μείωση των διαστάσεων. Τα αναλυτικά μοντέλα έχουν το διπλό πλεονέκτημα της απλότητας, επομένως και της χρήσης τους σε εργαλεία προσομοίωσης σε κυκλώματα, και επίσης είναι άμεσα συνδεδεμένα με συγκεκριμένες φυσικές διεργασίες.

Είναι κοινή πεποίθηση ότι μία από τις καλύτερες υποψήφιες διατάξεις για την αντικατάσταση της τρέχουσας τεχνολογίας, που δεν μπορεί να ανταποκριθεί στη μείωση των διαστάσεων, είναι τα τρανζίστορ MOSFET πολλαπλής πύλης. Ξεκινώντας από την απλούστερη περίπτωση, αυτή του MOSFET διπλής πύλης, αναπτύξαμε αναλυτικά μοντέλα για τις κατανομές δυναμικού για τις περιπτώσεις τρανζίστορ τριών πυλών (FinFET) και τεσσάρων πυλών (κυκλικής και τετραγωνικής διατομής), τραπεζοειδούς διαύλου, αλλά και άλλων τεχνολογικών ιδιοτήτων όπως τα junctionless τρανζίστορ τριών πυλών με υψηλή συγκέντρωση διαύλου, από τα οποία προέκυψαν αναλυτικά μοντέλα για το κατώφλι δυναμικού, την κλίση του δυναμικού κάτω από την τάση κατωφλίου, την επαγόμενη από τον απαγωγό μείωση του φράγματος δυναμικού, τα ρεύματα εισόδου και εξόδου και τις χωρητικότητες μέσα στον διάυλο. Μελετήθηκαν επίσης νανοτρανζίστορ ολικής διακένωσης φορέων (FD-SOI MOFETs) που έχουν κατασκευαστεί στην ST Microelectronics στη Grenoble της Γαλλίας. Η ιδιαιτερότητά τους συνίσταται στο πολύ λεπτό υμένιο πυριτίου της τάξης των 10 νανομέτρων που έχει εναποτεθεί πάνω σε υμένιο οξειδίου του πυριτίου το οποίο με τη σειρά του έχει εναποτεθεί πάνω σε πυρίτιο υψηλής συγκέντρωσης προσμίξεων που έχει συνδεθεί με μία επιπλέον πόλωση. Η έξτρα πόλωση λειτουργεί ως δεύτερη πύλη του τρανζίστορ και δίνει τη δυνατότητα ελέγχου της τάσης κατωφλίου, άρα και όλων των ηλεκτρικών ιδιοτήτων του τρανζίστορ. Για τα FD-SOI MOFETs αναπτύχθηκαν ακολουθείται η ερευνητική πρακτική που εφαρμόστηκε στα τρανζίστορ πολλαπλής πύλης.

Για την επαλήθευση των μοντέλων χρησιμοποιήθηκαν τρισδιάστατα προγράμματα προσομοίωσης της Silvaco (Devedit3D και Atlas3D) καθώς και finite element ανάλυση.

Σε αυτό το θεματικό πεδίο αναφέρονται οι εργασίες [7-9],[10],[12], [14],[17-19], [21-25] [27-28], [30-32], [36], [40-41] και [44] και τα ερευνητικά προγράμματα 2, 3, 5 και 7.

### 2.3 Αριθμητικές προσομοιώσεις ηλεκτρονικών διατάξεων.

Σε όλες τις περιπτώσεις που αναπτύχθηκαν αναλυτικά μοντέλα, για την πιστοποίησή τους, εκτός από τη σύγκρισή τους με πειραματικές μετρήσεις, απαιτείται και η σύγκρισή τους με προσομοιώσεις. Για τις δημοσιεύσεις [7-10] το πρόγραμμα που χρησιμοποιήθηκε ήταν το FLEXPDE που είναι ένα εργαλείο επίλυσης διαφορικών εξισώσεων με τη χρήση finite element analysis και η τεχνογνωσία χρήσης του αποκτήθηκε στο εργαστήριο IMEP-LAHC. Για τις υπόλοιπες δημοσιευμένες εργασίες χρησιμοποιήθηκε το TCAD εργαλείο Silvaco ATLAS.

### 2.4 Μελέτη των μηχανισμών αυτοθέρμανσης (self-heating) των νανο-τρανζίστορ MOSFET.

Στα πλαίσια της εργασίας μου στο CEA-LETI πραγματοποίησα εκτεταμένες μετρήσεις αυτοθέρμανσης σε FD-SOI MOSFETs νανοδιαστάσεων με τη μέθοδο της θερμομετρίας αντίστασης πύλης (Gate Resistance Thermometry). Τα τρανζίστορ ήταν ειδικά ανεπτυγμένα και διαμορφωμένα από την ST Microelectronics (Grenoble France) ώστε να δύναται να μελετηθεί η μεταβολή της αντίστασής της πύλης όταν το τρανζίστορ τίθεται σε λειτουργία. Επίσης πραγματοποιήθηκαν μετρήσεις για την επίδραση της αυτοθέρμανσης στο περιβάλλον χώρο του τρανζίστορ ώστε να διερευνηθεί η μετάδοση της θερμότητας μέσα στο κύκλωμα και η πιθανή επιρροή του φαινομένου στη λειτουργία των κυκλωμάτων.